

# PRUEBA ESCRITA PROCESO DE CONTRATACIÓN – C19707

NOMBRE CANDIDATO :

FIRMA:

CÓDIGO: solucion

---

CÓDIGO DE CANDIDATO solucion

1. (6 pts) ¿Cuál es la principal diferencia entre las pruebas de test HASS y ESS en tarjetas electrónicas:
  - a. HASS es una prueba de desarrollo, mientras que ESS es solo para producción..
  - b. ESS aplica niveles de estrés más altos que HASS
  - c. **HASS utiliza niveles de estrés acelerados mientras que ESS se realiza dentro de límites operativos.**
  - d. ESS es más costoso de implementar que HASS, ADEMÁS ESTE ÚLTIMO TRABAJA CON LÍMITES OPERATIVOS DE LAS TARJETAS SIMULANDO UNA ACUTACIÓN REALISTA DE FUNCIONAMIENTO EN CAMPO.
  
2. (6 pts) ¿Qué operación matemática subyace en el cálculo del Factor de Hugh utilizado en las pruebas de test como HASS o ESS para medir la probabilidad de detección de fallos.
  - a. Derivada parcial sobre la función de probabilidad exponencial..
  - b. **Integral de la función de densidad de probabilidad normal acumulada.**
  - c. Transformación de Laplace de una función senoidal.
  - d. Suma de valores discretos en una serie aritmética.
  
3. (6 pts) Por encima de la frecuencia de resonancia serie, un condensador real presenta un comportamiento:
  - a. Resistivo
  - b. **Inductivo**
  - c. Capacitivo
  - d. Proactivo
  
4. (6 pts) La red de condensadores de desacoplo mantiene una impedancia baja entre masa y una tensión de alimentación en un margen de frecuencias:
  - a. Por encima de 200 MHz aproximadamente los condensadores dejan de ser efectivos, ya que domina la inductancia, y es la capacidad entre planos la que permite mantener valores de impedancia reducidos.
  - b. Por debajo de unos pocos kHz, los reguladores lineales son capaces de mantener la tensión estable a su salida y cumplen adecuadamente la función sin más que añadir la capacidad recomendada por el fabricante.
  - c. **Las dos afirmaciones son correctas.**
  - d. Ninguna de las anteriores (a, b) son correctas.
  
5. (6 pts) En las pruebas de test, como las HASS, si el valor del Factor de HUGH cae por debajo de cierto nivel establecido, ¿Qué consecuencias podría tener esto en el resultado de las pruebas?

## PRUEBA ESCRITA PROCESO DE CONTRATACIÓN – C19707

NOMBRE CANDIDATO :

FIRMA:

CÓDIGO: solucion

---

CÓDIGO DE CANDIDATO solucion

- a. El test detectaría más fallos, pero muchos de estos sería fallos artificiales causados por condiciones de prueba irrelevantes para el uso real, incrementando el número de tarjetas rechazadas.
  - b. Las condiciones de prueba no serían lo suficientemente extremas, lo que disminuiría el tiempo dtotal de la pureba pero mantendría la misma tasa de detección de fallos
  - c. **La prueba detectaría menos fallos de los esperados, lo que llevaría a la aprobación de la tarjetas con fallos latentes, comprometiendo la fiabilidad del sistema final.**
  - d. No tendría impacto en la detección de fallos, ya que el factor de Hugh solo afecta la duración de la prueba y no la calidad de los resultados.
6. (6 pto) Si una línea no es eléctricamente corta (y por tanto la consideramos línea de transmisión) pueden producirse, entre otros fenómenos:
- a. Reflexiones, sobreimpulsos y falsos flancos.
  - b. Reflexiones, subimpulsos y falsos niveles lógicos
  - c. **Las anteriores son correctas**
  - d. Ninguna de las anteriores (a, b) son correctas.
7. (6 pto) Según el teorema de muestro de Nyquist-Shannon, para poder recuperar una señal idealmente sin pérdidas, es necesario muestrearla con una frecuencia que tiene que ser al menos:
- a. **El doble de la frecuencia máxima contenida en la señal original.**
  - b. La mitad de la frecuencia máxima contenida en la señal original.
  - c. La cuarta parte de la frecuencia máxima contenida en la señal original.
  - d. Igual a la frecuencia máxima contenida en la señal original.
8. (6 pto) En cualquier convertidor analógico a digital se producen dos procesos:
- a. Cuantificación de los valores de amplitud empleando un número determinado de bits y compresión sin pérdidas de dichos valores.
  - b. Muestreado de la señal analógica en pasos variables de tiempo y cuantificación de los valores de amplitud empleando un número determinado de bits.
  - c. **Muestreado de la señal analógica en pasos discretos y constantes de tiempo (periodo de muestreo) y cuantificación de los valores de amplitud empleando un número determinado de bits.**
  - d. Ninguna de las anteriores.
9. (6 ptos) Dado los siguientes módulos descritos con Verilog HDL, indique cuál de las siguientes afirmaciones es correcta.

# PRUEBA ESCRITA PROCESO DE CONTRATACIÓN – C19707

NOMBRE CANDIDATO :

FIRMA:

CÓDIGO: solucion

CÓDIGO DE CANDIDATO solucion

<pre>module circ_A( input [7:0] id, input clk, output signed [7:0] od);  reg [7:0] d0,d1,d2;  always @(posedge clk) begin     d0 = id;     d1 = d0;     d2 = d1; end assign od = d2; endmodule</pre>	<pre>module circ_B( input [7:0] id, input clk, output signed [7:0] od);  reg [7:0] d0,d1,d2;  always @(posedge clk) begin     d2 = d1;     d1 = d0;     d0 = id; end assign od = d2; endmodule</pre>	<pre>module circ_C( input [7:0] id, input clk, output signed [7:0] od);  reg [7:0] d0,d1,d2;  always @(posedge clk) begin     d0 &lt;= id;     d1 &lt;= d0;     d2 &lt;= d1; end assign od = d2; endmodule</pre>
--	--	--

- Los 3 módulos describen el mismo comportamiento
- Los módulos cir\_A y cir\_B describen el mismo comportamiento
- Los módulos cir\_B y cir\_C describen el mismo comportamiento**
- Los módulos cir\_A y cir\_C describen el mismo comportamiento

10. (6 pts) Indique cuál de las siguientes afirmaciones es correcta respecto al consumo de potencia en circuitos digitales CMOS:
- El consumo de potencia en circuitos CMOS es constante, independientemente de la frecuencia de operación.
  - El consumo de potencia dinámica en circuitos CMOS es proporcional a la frecuencia de conmutación y al cuadrado del voltaje de alimentación.**
  - El consumo de potencia estática en circuitos CMOS se incrementa linealmente con la frecuencia de conmutación.
  - El consumo de potencia en circuitos CMOS es mayor durante el estado de reposo que durante la conmutación.